

Portierung von Topsy v3 auf den Intel Pentium 4

Voraussetzungen für PC/AT-kompatible
Multiprozessor-Unterstützung

Semesterarbeit SA-2007-19

SS 07: 19. März bis 14. September 2007

Sebastian Ryffel

Prof. Dr. Bernhard Plattner

Dr. Lukas Ruf



Eidgenössische Technische Hochschule Zürich
Swiss Federal Institute of Technology Zurich

Institut für Technische Informatik und Kommunikationsnetze
Eidgenössische Technische Hochschule Zürich



14. September 2007



Präsentationsüberblick

- 1 Überblick
- 2 Problemstellung
- 3 Herausforderungen
- 4 Neuerungen von Topsy v3
- 5 Erreichtes
- 6 Testmethoden und Resultate
- 7 Zusammenfassung und Ausblick

Problemstellung

Überblick

Portierung eines Betriebssystems auf eine neue
Prozessor-Architektur

Im Detail

- **Betriebssystem:** Topsy v3
- **Plattform:** PC/AT-kompatibel
- **Prozessoren:** IA-32 Architektur ab Pentium 4
 - singlecore, (multicore)
 - zB. Pentium M, Intel Core Duo

Problemstellung

Überblick

Portierung eines Betriebssystems auf eine neue
Prozessor-Architektur

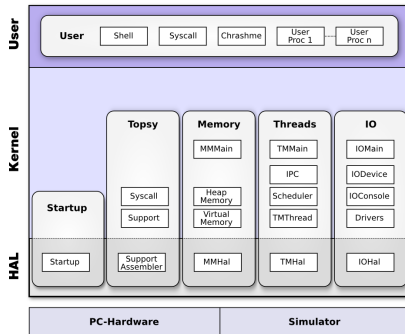
Im Detail

- **Betriebssystem:** Topsy v3
- **Plattform:** PC/AT-kompatibel
- **Prozessoren:** IA-32 Architektur ab Pentium 4
 - singlecore, (multicore)
 - zB. Pentium M, Intel Core Duo

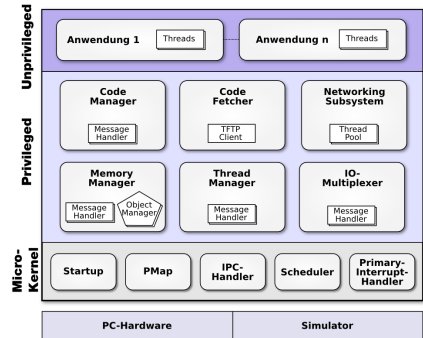
Herausforderungen

- IA-32 / PC-Architektur sehr komplex
- Detailverständnis der Topsy-Mechanismen
- Portierung der Konzepte von Topsy v3
 - Memory Management (MM)
 - Thread Management (TM)
 - IO System (IO)
 - Inter-Prozess-Kommunikation (IPC)

TOPSY v1



TOPSY v3



Neuerungen von Topsy v3

- Protection Domains
 - Virtual Memory
 - Prozess-Management verwaltet Protection Domains
- IPC-Handler mittels Page-Mapping (Page-Loaning)

Erreichtes

Virtual Memory

- Portierung des PMap
- Implementation neuer Syscalls

Thread Management

- Reentrant Interrupt Handler
- Neue Architektur
- APIC, I/O-APIC Support

Interprozesskommunikation

- Portierung der IPC
- Architekturänderungen für Thread Safety

Erreichtes

Virtual Memory

- Portierung des PMap
- Implementation neuer Syscalls

Thread Management

- Reentrant Interrupt Handler
- Neue Architektur
- APIC, I/O-APIC Support

Interprozesskommunikation

- Portierung der IPC
- Architekturänderungen für Thread Safety

Erreichtes

Virtual Memory

- Portierung des PMap
- Implementation neuer Syscalls

Thread Management

- Reentrant Interrupt Handler
- Neue Architektur
- APIC, I/O-APIC Support

Interprozesskommunikation

- Portierung der IPC
- Architekturänderungen für Thread Safety

Testmethoden und Resultate

Simulator

- Single Stepping

Langzeittests

- 90 Stunden Dauerbetrieb
- 300 Mio. Nachrichten, 600 Mio. Interrupts

Lasttests

- `crashme` Programm

Zusammenfassung und Ausblick

Erreichtes: Zusammenfassung

- Portierung von Topsy v3
Microkernel: MM, TM, IO, IPC
- Vorbereitungen für Multicore Betrieb
Reentrant Interrupt Handler, APIC

Ausblick

- Anpassungen der anderen Architekturen (Mips, XScale)
- Erweiterung auf Multicore

Demo

• ...

Zusammenfassung und Ausblick

Erreichtes: Zusammenfassung

- Portierung von Topsy v3
Microkernel: MM, TM, IO, IPC
- Vorbereitungen für Multicore Betrieb
Reentrant Interrupt Handler, APIC

Ausblick

- Anpassungen der anderen Architekturen (Mips, XScale)
- Erweiterung auf Multicore

Demo



Zusammenfassung und Ausblick

Erreichtes: Zusammenfassung

- Portierung von Topsy v3
Microkernel: MM, TM, IO, IPC
- Vorbereitungen für Multicore Betrieb
Reentrant Interrupt Handler, APIC

Ausblick

- Anpassungen der anderen Architekturen (Mips, XScale)
- Erweiterung auf Multicore

Demo

- ...