

Topsy v3 auf dem Intel Pentium 4

Zwischenpräsentation: Übersicht und Ausblick

Semesterarbeit SA-2007-19
SS 07: 19. März bis 13. Juli 2007

Sebastian Ryffel
Prof. Dr. Bernhard Plattner
Dr. Lukas Ruf



Eidgenössische Technische Hochschule Zürich
Swiss Federal Institute of Technology Zurich

Institut für Technische Informatik und Kommunikationsnetze
Eidgenössische Technische Hochschule Zürich



Institut für
Technische Informatik und
Kommunikationsnetze

xx. Juli 2007
svn rev 30xx

Präsentationsüberblick

- 1 Präsentationsüberblick
- 2 Problemstellung
- 3 Herausforderungen
- 4 Neuerungen von Topsy v3
- 5 Test und Evaluation
- 6 Zusammenfassung und Ausblick

Problemstellung

Überblick

Portierung eines Betriebssystems auf eine neue
Prozessor-Architektur

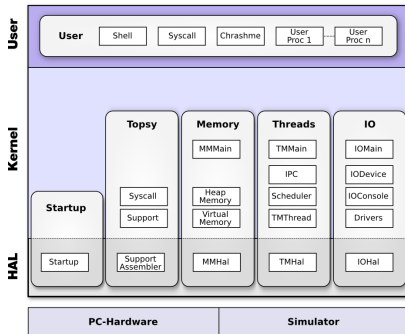
Im Detail

- **Betriebssystem:** Topsy v3
- **Plattform:** PC/AT-kompatibel
- **Prozessoren:** IA-32 Architektur ab Pentium 4
 - singlecore, (multicore)
 - zB. Pentium M, Intel Core Duo

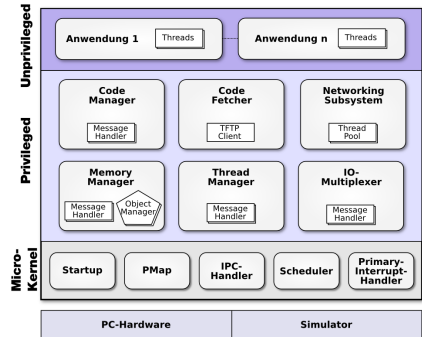
Herausforderungen

- IA-32 / PC-Architektur sehr komplex
- Detailverständnis der Topsy-Mechanismen
- Portierung der Konzepte von Topsy v3
 - Memory Management
 - Thread Management
 - IO System
 - Inter-Prozess-Kommunikation

TOPSY 386-PCI



TOPSY v3



Neuerungen von Topsy v3

- Protection Domains
 - Virtual Memory
 - Prozess-Management verwaltet Protection Domains
 - IPC-Handler mittels Page-Mapping (Page-Loaning)

Test und Evaluation



Zusammenfassung und Ausblick

Zusammenfassung

- Portierung von Topsy v3
HAL: VM, TM, IO, IPC

Ausblick